

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-169895

(43)Date of publication of application : 04.07.1995

(51)Int.Cl.

H01L 23/50

B23H 7/02

B23H 9/00

(21)Application number : 06-223609

(71)Applicant : SUMITOMO ELECTRIC IND LTD

(22)Date of filing : 19.09.1994

(72)Inventor : HASHIMOTO SHOGO

AWATA HIDEAKI

IHARA HIROHIKO

(30)Priority

Priority number : 05233802

Priority date : 20.09.1993

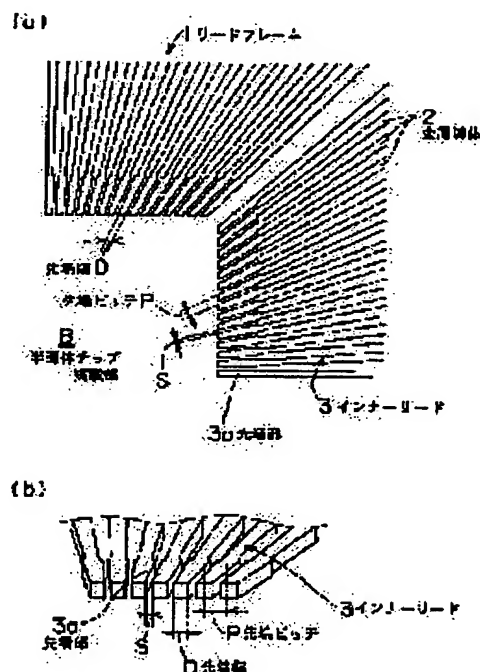
Priority country : JP

## (54) LEAD FRAME AND MANUFACTURE OF THE SAME

(57)Abstract:

PURPOSE: To obtain a lead frame which can be formed in a low manufacturing cost, enabling formation of high density inner lead with good accuracy by mutually separating the tip portions of the inner lead with a wire discharge processing and forming an end pitch and end width in the particular values.

CONSTITUTION: A lead frame is constituted in a package for mounting a high integration circuit chip wherein a metal conductor 2 having the thickness in the range from 0.1mm to 0.25mm is arranged in a plurality of lines toward the high integration circuit chip mounting portion B. In such a lead frame 1, the tip part 3a of the inner lead 3 to which a bonding wire is connected is mutually separated by a wire discharge process to provide a tip pitch P of in the range from 0.135mm to 0.200mm and an end width D of 0.09mm or more. For example, in the wire discharge process, a wire in the diameter of 75 $\mu$ m or less is used. Moreover, it is also allowed that the half-etching is performed to the tip part 3a of the inner lead 3 to be separated by the wire discharge process to make thinner the plate of the part to be processed.



BEST AVAILABLE COPY

## LEGAL STATUS

[Date of request for examination]

10.07.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

application converted registration]

[Date of final disposal for application]

[Patent number] 2937032

[Date of registration] 11.06.1999

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-169895

(43) 公開日 平成7年(1995)7月4日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/50	A			
B 2 3 H 7/02	K			
9/00	Z			

審査請求 未請求 請求項の数 3 O L (全 6 頁)

(21) 出願番号 特願平6-223609

(22) 出願日 平成6年(1994)9月19日

(31) 優先権主張番号 特願平5-233802

(32) 優先日 平5(1993)9月20日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002130

住友電気工業株式会社

大阪府大阪市中央区北浜四丁目5番33号

(72) 発明者 橋本 章吾

兵庫県伊丹市昆陽北一丁目1番1号 住友

電気工業株式会社伊丹製作所内

(72) 発明者 栗田 英章

兵庫県伊丹市昆陽北一丁目1番1号 住友

電気工業株式会社伊丹製作所内

(72) 発明者 井原 寛彦

兵庫県伊丹市昆陽北一丁目1番1号 住友

電気工業株式会社伊丹製作所内

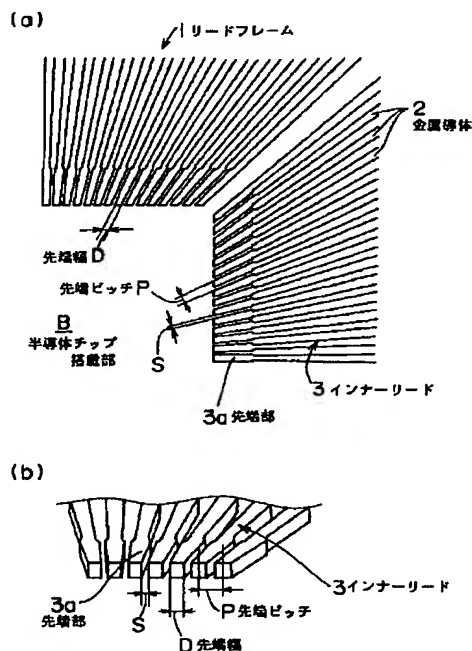
(74) 代理人 弁理士 亀井 弘勝 (外1名)

(54) 【発明の名称】 リードフレーム及びその製造方法

(57) 【要約】

【目的】 インナーリード3を高密度に配列することができると共に、精度が良好でコストの安いリードフレーム及びその製造方法を提供する。

【構成】 インナーリード3の先端部3aの相互間を、ワイヤ放電加工によって分離して、先端ピッチ0.135mm以上0.2mm以下、先端幅D0.09mm以上を実現した。



(2)

特開平7-169895

1

## 【特許請求の範囲】

【請求項1】高集積回路チップ搭載用のパッケージに構成され、厚みが0.10mm以上0.25mm以下の金属導体を、高集積回路チップの搭載部に向かって複数条配列しているリードフレームにおいて、ボンディングワイヤが接続されるインナーリードの先端部を、ワイヤ放電加工によって相互に分離して、先端ピッチ0.135mm以上0.200mm以下、先端幅0.09mm以上に形成したことを特徴とするリードフレーム。

【請求項2】高集積回路チップ搭載用のパッケージに構成され、厚みが0.10mm以上0.25mm以下の金属導体を、高集積回路チップの搭載部に向かって複数条配列しているリードフレームを製造する方法において、ボンディングワイヤが接続されるインナーリードの先端部を、エッチング又は打抜き加工によって一体成形した後、先端ピッチ0.135mm以上0.200mm以下、先端幅0.09mm以上になるように、ワイヤ放電加工によって分離して形成することを特徴とするリードフレームの製造方法。

【請求項3】上記ワイヤ放電加工によって分離するインナーリードの先端部にハーフエッチングを入れ、被加工部の板厚を予め薄くしておくことを特徴とする請求項2記載のリードフレームの製造方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、高集積回路チップ搭載用のパッケージに構成されるリードフレーム及びその製造方法に関する。

【0002】

【従来の技術及び発明が解決しようとする課題】高集積回路チップとしての高集積半導体チップを搭載するパッケージには、当該半導体チップをボンディングワイヤを介して電気的に接続するためのリードフレームが構成されている。このリードフレームは、帯状の金属導体を半導体チップの搭載部に向かって複数条配列しているものであり、先端に上記ボンディングワイヤが接続されるインナーリードを有し、このインナーリードに連続して、パッケージから露出されるアウターリードを有している。

【0003】上記リードフレームは、一般的にプレスによる打抜き加工によって形成されている。ところが、この打抜き加工は、金型のコストがかなり高くつくほか、インナーリード数が多くなると、金型が複雑になってリードフレームを所望の精度に成形するのが困難になるので、インナーリード数が制限されるという問題があった。

【0004】一方、上記打抜き加工以外に、フォトリソ法によってリードフレームを形成することも行われている。このフォトリソ法は、工具のコストが

2

安く、適用範囲も広いという利点を有する反面、加工工程が複雑であるため、製造コストがかなり高くつくという問題があった。また、上記何れの製法についても、インナーリードの先端部の最小間隔として、少なくとも金属導体の厚みの90%を必要とし、例えば、厚みが0.125mmのリードフレームの上記最小間隔としては、0.113～0.115mmが量産レベルである。従って、厚みが0.125mmのリードフレームにおいて、インナーリードの先端部の間隔を0.115mmに設定し、インナーリードの先端幅を0.115mmに設定した場合には、インナーリードの先端ピッチは0.230mmになり、これに半導体チップのサイズとボンディングワイヤの長さによる制限を加味すると、従来のフォトリソ法や打抜き加工では、240～260本程度のインナーリード数が限界である。そして、これ以上高密度にインナーリードを配列する必要がある場合には、ピンリッドアレイ等のコストのかかる他のパッケージを用いるか、テープ・オートメテッド・ボンディング(TAB)等の他の搭載方法を用いる必要がある。ところが、前者の場合には、最新の表面実装技術(SMT)に適用することができないという欠点がある。また後者については、製品の数量が少ない場合にコストがかなり高くつくと共に、取扱いや組立作業に高度な技術を必要とするという欠点がある。

【0005】そこで、エッチングや打抜き加工によって、インナーリードの先端部を相互に連続させた状態で一体成形し、当該先端部をCO<sub>2</sub>レーザやYAGレーザを用いて切断することにより、0.080mmのインナーリードの先端間隔を実現する試みがなされている。しかし、この場合、レーザによって溶融除去された金属導体が、被加工物に付着するのを防ぐために、N<sub>2</sub>等の気体を加工部に対して多量に吹きつける必要があるため、コストが高くつくという問題があった。また、溶融除去された金属導体が、被加工物に付着するのを完全には防止することができないと共に、レーザによる切断面に凹凸が発生する等、実用上問題が多い。

【0006】さらに、従来のエッチング加工では、インナーリードの先端ピッチを小さくしようとすると、インナーリードの先端部の断面が、ボンディングワイヤを接続する側の幅がその裏面側の幅よりも大きい台形形状になる。この傾向はインナーリード先端のピッチを小さくすればする程顕著になるため、インナーリードの先端部にボンディングワイヤを接続する際に、当該先端部が振れて接続不良を生じ易いという問題がある。

【0007】この発明は、上記問題点に鑑みてなされたものであり、製造コストが安く、インナーリードを高密度にて精度良好に形成することができるリードフレーム及びその製造方法を提供することを目的とする。

【0008】

【課題を解決するための手段】上記目的を達成するため

3

のこの発明のリードフレームは、高集積回路チップ搭載用のパッケージに構成され、厚みが0.10mm以上0.25mm以下の金属導体を、高集積回路チップの搭載部に向かって複数条配列しているリードフレームにおいて、ボンディングワイヤが接続されるインナーリードの先端部を、ワイヤ放電加工によって相互に分離して、先端ピッチ0.135mm以上0.200mm以下、先端幅0.09mm以上に形成したことを特徴とするものである。

【0009】また、この発明のリードフレームの製造方法は、高集積回路チップ搭載用のパッケージに構成され、厚みが0.10mm以上0.25mm以下の金属導体を、高集積回路チップの搭載部に向かって複数条配列しているリードフレームを製造する方法において、ボンディングワイヤが接続されるインナーリードの先端部を、エッチング又は打抜き加工によって一体成形した後、先端ピッチ0.135mm以上0.200mm以下、先端幅0.09mm以上になるように、ワイヤ放電加工によって分離して形成することを特徴とする。

【0010】また、ワイヤ放電加工によって分離するインナーリードの先端部にハーフエッチングを入れ、被加工部の板厚を予め薄くしておいても良い。

【0011】

【作用】この発明によれば、インナーリードの先端部を、ワイヤ放電加工によって相互に分離するので、インナーリードの先端ピッチ0.135mm以上0.200mm以下、先端幅0.09mm以上を実現することができる。また、ワイヤ放電加工を用いるので、インナーリードの先端部において、切断面に凹凸が生じたり、断面が極端な台形形状になったりする虞がない。

【0012】特に、インナーリード先端部にハーフエッチング入れ、被加工部の板厚を予め薄くしておく場合には、被加工部の体積が減少する結果、ワイヤ放電加工速度の向上を図ることができ、より製造コストを安価にすることができる。

【0013】

【実施例】以下、この発明の実施例について、添付図面を参照しながら詳細に説明する。図1は、この発明のリードフレーム1の一実施例を示す図であり、図2は高集積回路チップとしての高集積半導体チップCを搭載した状態を示す要部平面図である。上記リードフレーム1は、半導体チップCを搭載するパッケージに構成されているものであり、厚みが0.10mm以上0.25mm以下の金属導体2を、上記パッケージの中央部に構成された半導体チップ搭載部Bに向かって四方から複数条配列している。このリードフレーム1は、レジンまたはセラミックス等で覆われると共に、先端部3aにボンディングワイヤWを接続するインナーリード3を有しており、このインナーリード3に連続して、パッケージAの外部に露出されるアウターリード（図示せず）を有して

(3)

特開平7-169895

4

いる。なお、上記リードフレーム1を形成する金属導体としては、鉄ニッケル合金または銅合金が好適に用いられる。

【0014】上記インナーリード3の先端部3a（最先端部よりほぼ0.8mmまでの部分）は、先端ピッチPが0.135mm以上0.200mm以下に設定され、先端幅Dが0.09mm以上に設定されている。このインナーリード1の先端幅Dの下限値は、ボンディングに必要な最小限の幅を考慮したものである。上記リードフレーム1はインナーリード3の先端部3aを、互いに連続するようにエッチングまたは打抜き加工によって一体成形すると同時に、上記先端部3a以外の部分もエッチングまたは打抜き加工によって成形した後（図3参照）、上記インナーリード3の先端部3aをワイヤ放電加工によって所定間隔毎に切断分離することにより形成されている。なお、上記ワイヤ放電加工においては、直径75μm以下のワイヤが使用される。

【0015】また、図4に示すように、ワイヤ放電加工によって分離するインナーリードの先端部3aに片面エッチング方法でハーフエッチング3bを入れ、被加工部の板厚を予め薄くしておいても良い。このように、インナーリード3の先端部3aを、ワイヤ放電加工によって分離することにより、当該先端部3aの相互の間隔Sを、従来のエッチングや打抜き加工に比べて小さくすることができる。具体的には、上記ワイヤ放電加工において、直径30μmのワイヤを使用した場合には、インナーリード3の先端間隔Sを42μmにすることができる。そしてこれによって、インナーリード3の先端部3aにおける先端ピッチPとして、上記0.135mm以上0.200mm以下、先端幅Dとして0.09mm以上を実現することができる。従って、従来のエッチングや打抜き加工による場合よりも高密度にインナーリード3を配列することができる。また、インナーリード3の先端部3aの断面形状として、長方形にて精度良好なものを得ることができる。このため、ボンディングワイヤWをインナーリード3の先端部3aに接続する際に、当該先端部3aが損れて接続不良が生じるのを防止することができる。さらに、従来のレーザによる溶断のように、切断面に凹凸が生じる虞もない。また、ワイヤ放電加工自体、安価な加工方法であり、しかも、インナーリード3の先端部3aのみを加工するので、加工時間も短くて済み、リードフレーム1を能率的且つコスト安価に製造することができる。

【0016】さらに、図4に示したように、ワイヤ放電加工によって分離するインナーリードの先端部3aにハーフエッチング3bを入れ、被加工部の板厚を予め薄くしておくことにより、被加工部の体積が減少し、ワイヤ放電加工速度の向上を図ることができ、より製造コストを安価にすることができる。また、この場合もインナーリード3の先端部3aの断面形状が極端な台形形状にな

(4)

特開平 7-169895

5

る虞がなく、ボンディングワイヤWをインナーリード3の先端部3aに接続する際に、当該先端部3aが振れて接続不良が生じるのを防止することができる。

【0017】なお、上記ワイヤ放電加工に際しては、リードフレーム1を複数枚重ね合わせた状態で一括して加工するのが、当該加工をより能率的に行うことができることから好ましい。また、上記ワイヤ放電加工の前工程を、エッチングによって行う場合には、インナーリード3の先端部3aが相互につながっているのを、当該先端部3aの強度が強く、エッチング工程での歩留りを高めることができるという利点がある。

【0018】

【発明の効果】以上のように、この発明のリードフレーム及びその製造方法によれば、インナーリードの先端部がワイヤ放電加工によって分離されるので、インナーリードの先端ピッチ0.135mm以上0.200mm以下、先端幅0.09mm以上を実現することができる。このため、インナーリードを非常に高密度に配列することができる。

【0019】また、インナーリード先端部の断面形状が極端な台形になるのを防止することができるので、ボンディングワイヤを接続する際に、当該先端部が振れて接続不良が生じるのを防止することができる。さらに、従来のレーザによる溶断のように、切断面に凹凸が生じる虞がなく、インナーリードの端部を高精度に加工することができると共に、安価なワイヤ放電加工によって、インナーリードの先端部のみを分離するので、リードフレ

6

ームを能率的且つコスト安価に製造することができるという特有の効果奏する。

【0020】特に、インナーリード先端部にハーフエッチング入れ、被加工部の板厚を予め薄くしておく場合には、被加工部の体積が減少する結果、ワイヤ放電加工速度の向上を図ることができ、より製造コストを安価にすることができる。

【図面の簡単な説明】

【図1】この発明のリードフレームの一実施例を示す図であり、(a)は要部平面図、(b)は要部拡大斜視図である。

【図2】半導体チップを搭載した状態を示す要部平面図である。

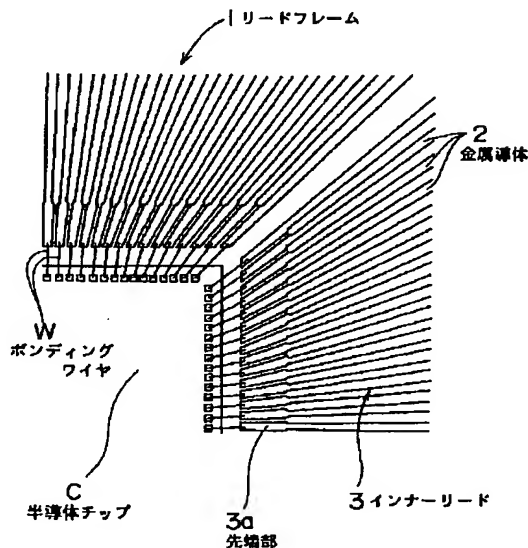
【図3】製造途中工程を示す図であり、(a)は要部平面図、(b)は要部拡大斜視図である。

【図4】製造途中工程の他の例を示す図であり、(a)は要部平面図、(b)は要部拡大斜視図である。

【符号の説明】

- |    |             |
|----|-------------|
| 1  | リードフレーム     |
| 3  | インナーリード     |
| 3a | インナーリードの先端部 |
| 3b | ハーフエッチング    |
| W  | ボンディングワイヤ   |
| C  | 半導体チップ      |
| P  | 先端ピッチ       |
| D  | 先端幅         |

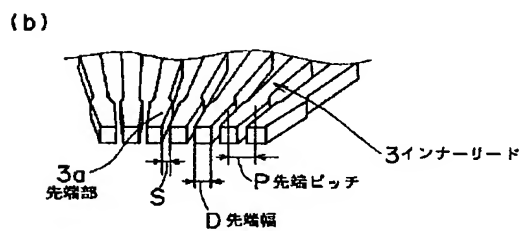
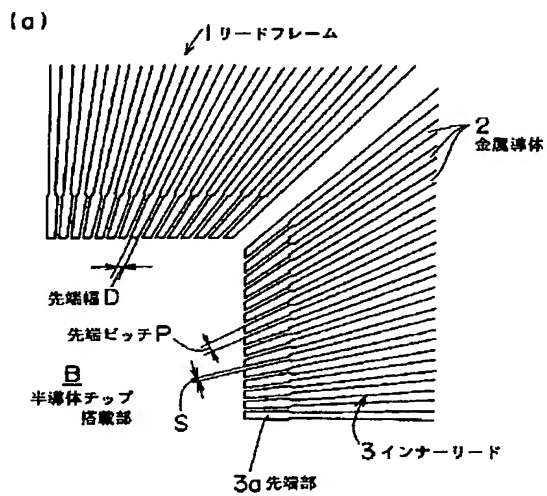
【図2】



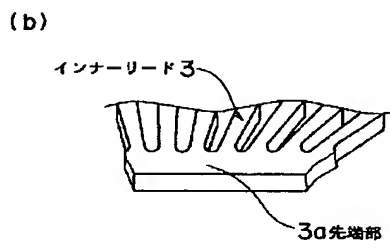
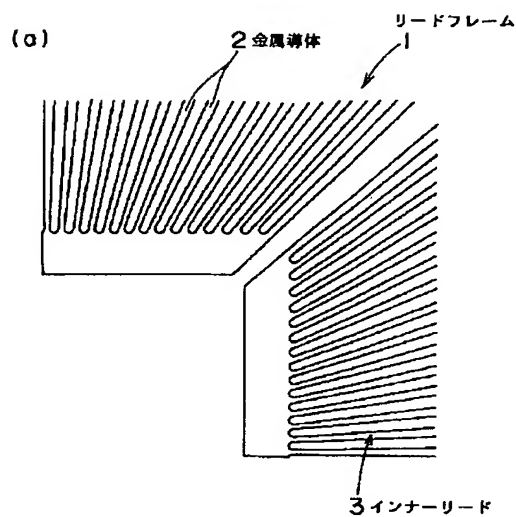
(5)

特開平7-169895

【図1】



【図3】



(6)

特開平7-169895

【図4】

